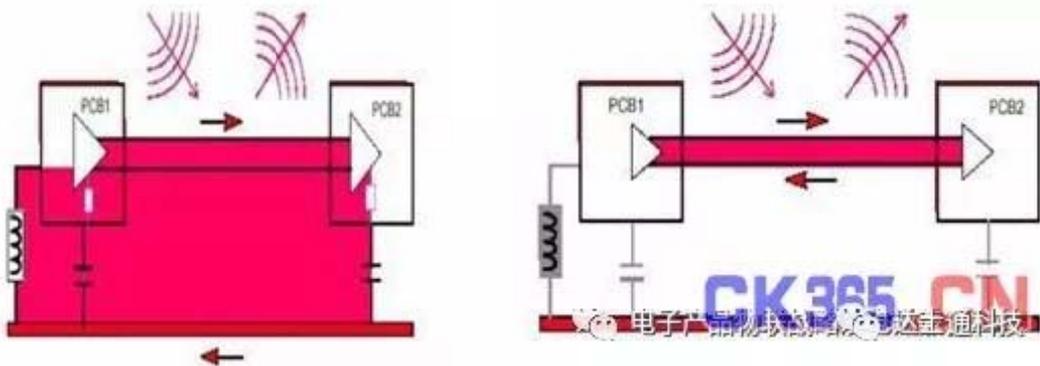


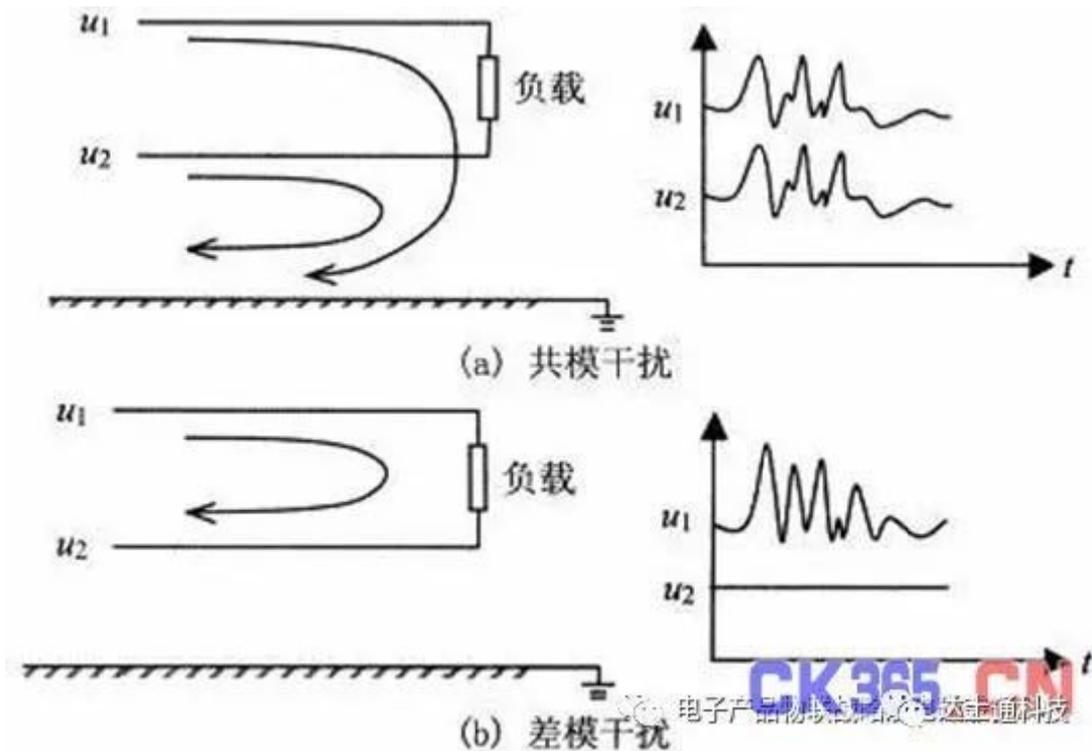
电磁兼容（EMC）电磁干扰理论与分析

电磁干扰，简单的说是差模干扰和共模干扰，共模（CM）干扰定义为任何载流导体与参考地之间的不希望有的电位差；差模（DM）干扰定义为任何两个载流导体之间的不希望有的电位差。

当然在高速信号电路 PCB 及系统设计中，高频信号线、关键 IC 电路的引脚、各类连接线及接插件等都可能成为具有天线特性的辐射骚扰源，能发射电磁波并影响其他系统或本系统内其他敏感线路系统的正常工作。

关于电磁干扰：即干扰可以以两种不同的模式（共模电流模式和差模电流模式）存在，我用如下图 a 和图 b 进行示意。





“共模”干扰是指存在于线（包括电源线、信号线在内）对大地之间的干扰，其中，对于电源线，则特指火线对大地，或中线对大地之间的干扰。对三相电路来说，共模干扰存在于任何一相与大地之间的干扰。共模干扰有时也称为纵模干扰、不对抗干扰和接地干扰。这是载流导体与大地之间的干扰。

“差模”干扰是线与线之间（包括电源线之间，信号线和它的接地回线之间）的干扰。针对电源线，差模干扰则特指相线与中线之间的干扰；对三相电路来说，差模干扰还指存在于相线与相线之间的干扰。差模干扰有时也称为常模干扰、横模干扰或对称干扰。这是载流导体之间的电位差。

干扰存在的模式提示出了干扰源与耦合通路之间的关系。举例说共模干扰提示了干扰是由辐射或串扰形式耦合到电路里面的。如雷电、设备近处的电弧、附近的电台、其他大功率辐射装置在电源线上的干扰，

也包括机箱内部线路或其他电缆对电源线的干扰。由于是来自空间的感应（电磁辐射、电感耦合和电容耦合），故对每一根线的作用是相同的。而差模干扰则提示出干扰是起源在同一电源线路之中（直接注入）。如同一线路中工作的电机、开关电源、可控硅等，它们在电源线上所产生的干扰就是差模干扰。

通常，线路上干扰电压的这两种分量是同时存在的，而且由于线路阻抗的不平衡，两种分量在传输中会互相转变。干扰在线路上经过长距离传输后，差模分量的衰减要比共模分量大，这是因为线间阻抗和线一地阻抗不同的缘故。另一方面，共模干扰的频率一般分布在 $1\sim 2\text{MHz}$ 以上，因此共模干扰在线路上传输的同时，还会向周围邻近空间辐射（这是因为线一地阻抗较大，加上共模干扰的频率比较高，故容易逸出传输线，形成空间辐射）。电源线的辐射，特别是进入设备内部后的电源线辐射，可进一步耦合到信号电路去形成干扰。而差模干扰的频率相对较低，不易形成辐射。再加上在一般线路中，在对付差模干扰时已经有了不少措施（比如 EMI 滤波器的设计）；因此由差模干扰引起设备误动作的机会相对少些。因此，设备的敏感度问题大部分是由共模干扰引起的。

1. 较小的共模电流能够产生强度很高的辐射；
2. 很多因素都能导致共模电流（共模干扰）；

比如：

- A. 电网串入共模干扰电压—（我们 EMS 的部分模拟测试）

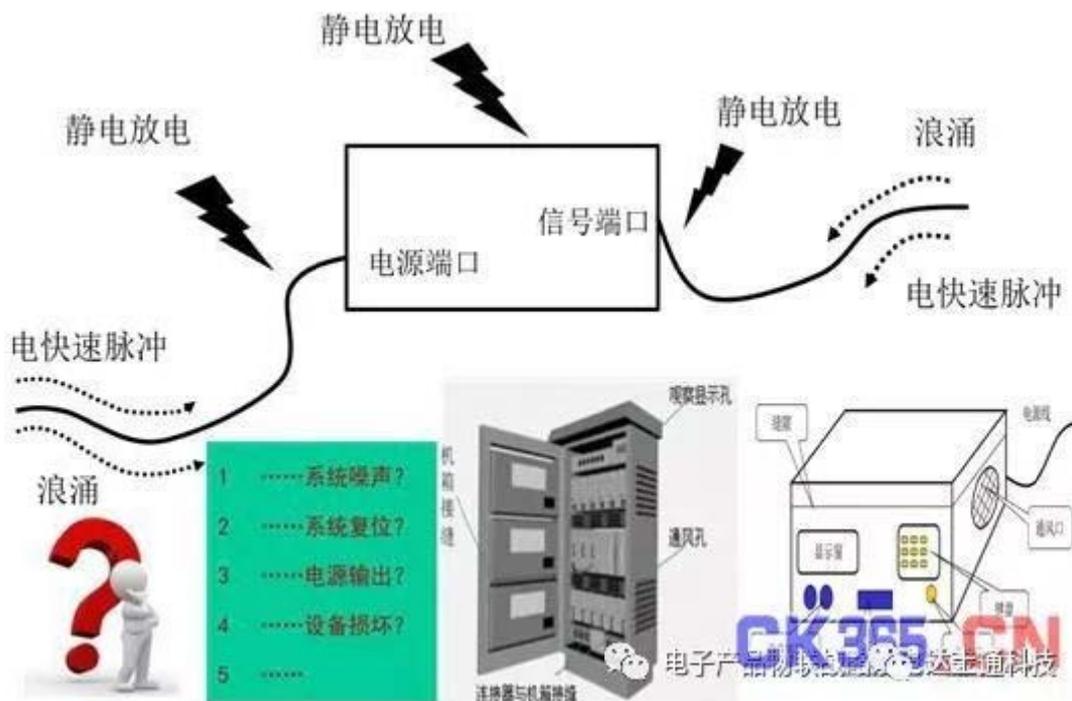
B. 辐射干扰（如雷电，设备电弧，附近电台，大功率辐射源）在信号线上感应出共模干扰。

C. 接地电压不一样。也就是说地电位差异引入共模干扰。

D. 也包括设备内部电线对电源线的影响。

造成电磁干扰复杂性（特别电源线干扰的复杂性）的另一个原因是干扰表现的形式很多，可以从持续期很短的尖峰干扰；其中也包括了电压的变化（如电压跌落、浪涌和中断）、频率变化、波形失真（包括电压和电流的）、持续噪声或杂波，以及瞬变等等。我们经常用以下最主要的瞬态干扰类型进行模拟测试分析：

瞬态干扰（EMS）对设备会产生威胁，出现产品功能及性能的问题。



EMC 问题常常是制约我们电子产品出口的一个原因，我先介绍对于电子设备及如上图的电子产品我们从结构上的屏蔽机理方法；当然结

构上有足的方面我们需要从产品&设备电子线路的滤波，干扰信号接地电磁场抵消等技术手段进行抑制。

电磁兼容性（EMC）是指“一种器件、设备或系统的性能，它可以使其在自身环境下正常工作并且同时不会对此环境中任何其他设备产生强烈电磁干扰；对于无线收发设备来说，采用非连续频谱可部分实现EMC性能；我们的目的是防止对无线电通信设备产生干扰，但是很多有关的例子表明EMC并不总是能够做到例如在笔记本电脑和测试设备之间、打印机和台式电脑之间以及蜂窝电话和医疗仪器之间等高频干扰，我们把这种干扰称为电磁干扰（EMI）。

EMC 问题来源

- A. 电网串入共模干扰电压—（我们EMS的部分模拟测试）
- B. 辐射干扰（如雷电，设备电弧，附近电台，大功率辐射源）在信号线上感应出共模干扰。
- C. 接地电压不一样。也就是说地电位差异引入共模干扰。
- D. 也包括设备内部电线对电源线的影响。

所有电器和电子设备工作时都会有间歇或连续性电压电流变化，有时变化速率还相当快，这样会导致在不同频率内或一个频带间产生电磁能量，而相应的电路则会将这种能量发射到周围的环境中。

EMI 有两条途径离开或进入一个电路：辐射和传导信号辐射是通过外壳的缝、槽、开孔或其他缺口泄漏出去；而信号传导则通过耦合到电源、信号和控制线上离开外壳，在开放的空间中自由辐射，从而产生干扰。

很多 EMI 抑制都采用外壳屏蔽和缝隙屏蔽结合的方式来实现，大多数时候下面这些简单原则可以有助于实现 EMI 屏蔽。

我们首先应该从源头处降低干扰；通过屏蔽、滤波或接地将干扰产生电路进行隔离以及增强敏感电路的抗干扰能力等等；EMC 的电路控制设计阶段我们就应完成；往往电子设计师们对这方面比较欠缺，我在后面的分析设计环节，重点对我们的盲区和薄弱环节进行实践总结，推荐给大家参考。

我先对最简单易懂的一采用屏蔽的方法简单介绍给大家，屏蔽材料是一种有效降低 EMI 的方法如今已有多种外壳屏蔽材料得到广泛使用，从金属壳体的设计、薄金属片和箔带到在导电织物或卷带上喷射涂层及镀层（如导电漆及锌线喷涂等）无论是金属还是涂有导电层的塑料，一旦设计师确定屏蔽外壳材料之后，就可着手开始选择衬垫，产品金属板的搭接及产品结构等等系列设计。

金属屏蔽效率

可用屏蔽效率（SE）对屏蔽罩的适用性进行评估，其单位是分贝，计算公式为：

$$SE_{dB} = A + R + B$$

其中 A：吸收损耗（dB） R：反射损耗（dB） B：校正因子（dB）
（适用于薄屏蔽罩内存在多个反射的情况）。

一个简单的屏蔽罩会使所产生的电磁场强度降至最初的十分之一，即 SE 等于 20dB；而有些场合可能会要求将场强降至为最初的十万分之一，即 SE 要等于 100dB。

吸收损耗是指电磁波穿过屏蔽罩时能量损耗的数量，吸收损耗计算公式为：

$$AdB = 1.314 (f \times \sigma \times \mu)^{1/2} t$$

其中 f ：频率 (MHz) μ ：铜的导磁率 σ ：铜的导电率 t ：屏蔽罩厚度

反射损耗（近场）的大小取决于电磁波产生源的性质以及与波源的距离对于杆状或直线形发射天线而言，离波源越近波阻越高，然后随着与波源距离的增加而下降，但平面波阻则无变化（恒为 377）。

相反，如果波源是一个小型线圈，则此时将以磁场为主，离波源越近波阻越低波阻随着与波源距离的增加而增加，但当距离超过波长的六分之一时，波阻不再变化，恒定在 377 处。

反射损耗随波阻与屏蔽阻抗的比率变化，因此它不仅取决于波的类型，而且取决于屏蔽罩与波源之间的距离这种情况适用于小型带屏蔽的设备。

近场反射损耗可按下式计算：

$$R(\text{电}) \text{ dB} = 321.8 - (20 \times \lg r) - (30 \times \lg f) - [10 \times \lg (\mu / \sigma)]$$

$$R(\text{磁}) \text{ dB} = 14.6 + (20 \times \lg r) + (10 \times \lg f) + [10 \times \lg (\mu / \sigma)]$$

其中 r ：波源与屏蔽之间的距离

SE 算式最后一项是校正因子 B ，其计算公式为：

$$B = 20 \lg [-\exp(-2t / \sigma)]$$

此式仅适用于近磁场环境并且吸收损耗小于 10dB 的情况由于屏蔽物吸收效率不高，其内部的再反射会使穿过屏蔽层另一面的能量增加，所以校正因子是个负数，表示屏蔽效率的下降情况。

EMI 抑制策略

只有如金属和铁之类导磁率高的材料才能在极低频率下达到较高屏蔽效率这些材料的导磁率会随着频率增加而降低，另外如果初始磁场较强也会使导磁率降低，还有就是采用机械方法将屏蔽罩作成规定形状同样会降低导磁率综上所述，选择用于屏蔽的高导磁性材料非常复杂，通常要向 EMI 屏蔽材料供应商以及有关咨询机构寻求解决方案。

在高频电场下，采用薄层金属作为外壳或内衬材料可达到良好的屏蔽效果，但条件是屏蔽必须连续，并将敏感部分完全遮盖住，没有缺口或缝隙（形成一个法拉第笼）然而在实际中要制造一个无接缝及缺口的屏蔽罩是不可能的，由于屏蔽罩要分成多个部分进行制作，因此就会有缝隙需要接合，另外通常还得在屏蔽罩上打孔以便安装与插卡或装配组件的连线。

设计屏蔽罩的困难在于制造过程中不可避免会产生孔隙，而且设备运行过程中还会需要用到这些孔隙制造、面板连线、通风口、外部监测窗口以及面板安装组件等都需要在屏蔽罩上打孔，从而大大降低了屏蔽性能尽管沟槽和缝隙不可避免，但在屏蔽设计中与电路工作频率波长有关的沟槽长度作仔细考虑是很有好处的。

任一频率电磁波的波长为： $\text{波长} (\lambda) = \text{光速} (C) / \text{频率} (\text{Hz})$

当缝隙长度为波长（截止频率）的一半时，RF 波开始以 20dB / 10 倍频（1 / 10 截止频率）或 6dB / 8 倍频（1 / 2 截止频率）的速率衰减通常 RF 发射频率越高衰减越严重，因为它的波长越短当涉及到最高频率时，必须要考虑可能会出现的任何谐波，不过实际上只需考虑一次及二次谐波即可。

一旦知道了屏蔽罩内 RF 辐射的频率及强度，就可计算出屏蔽罩的最大允许缝隙和沟槽例如如果需要对 1GHz（波长为 300mm）的辐射衰减 26dB，则 150mm 的缝隙将会开始产生衰减，因此当存在小于 150mm 的缝隙时，1GHz 辐射就会被衰减所以对 1GHz 频率来讲，若需要衰减 20dB，则缝隙应小于 15 mm（150mm 的 1 / 10），需要衰减 26dB 时，缝隙应小于 7.5 mm（15mm 的 1 / 2 以上），需要衰减 32dB 时，缝隙应小于 3.75 mm（7.5mm 的 1 / 2 以上）。

可采用合适的导电衬垫使缝隙大小限定在规定尺寸内，从而实现这种衰减效果。

屏蔽设计难点

由于接缝会导致屏蔽罩导通率下降，因此屏蔽效率也会降低要注意低于截止频率的辐射其衰减只取决于缝隙的长度直径比，例如长度直径比为 3 时可获得 100dB 的衰减在需要穿孔时，可利用厚屏蔽罩上面小孔的波导特性；另一种实现较高长度直径比的方法是附加一个小型金属屏蔽物，如一个大小合适的衬垫上述原理及其在多缝情况下的推广构成多孔屏蔽罩设计基础。

多孔薄型屏蔽层：多孔的例子很多，比如薄金属片上的通风孔等等，当各孔间距较近时设计上必须要仔细考虑下面是此类情况下屏蔽效率计算公式：

$$SE = [20 \lg (fc / o / \sigma)] - 10 \lg n$$
 其中 fc / o ：截止频率 n ：孔洞数目

注意此公式仅适用于孔间距小于孔直径的情况，也可用于计算金属编织网的相关屏蔽效率。

接缝和接点：电焊、铜焊或锡焊是薄片之间进行永久性固定的常用方式，接合部位金属表面必须清理干净，以使接合处能完全用导电的金属填满不建议用螺钉或铆钉进行固定，因为紧固件之间接合处的低阻接触状态不容易长久保持。

导电衬垫的作用是减少接缝或接合处的槽、孔或缝隙，使 RF 辐射不会散发出去 EMI 衬垫是一种导电介质，用于填补屏蔽罩内的空隙并提供连续低阻抗接点通常 EMI 衬垫可在两个导体之间提供一种灵活的连接，使一个导体上的电流传至另一导体。

封孔 EMI 衬垫的选用可参照以下性能参数：

- 特定频率范围的屏蔽效率
- 安装方法和密封强度
- 与外罩电流兼容性以及对外部环境的抗腐蚀能力
- 工作温度范围
- 成本

大多数商用衬垫都具有足够的屏蔽性能以使设备满足 EMC 标准，关键是在屏蔽罩内正确地对垫片进行设计。

垫片系统：一个需要考虑的重要因素是压缩，压缩能在衬垫和垫片之间产生较高导电率衬垫和垫片之间导电性太差会降低屏蔽效率，另外接合处如果少了一块则会出现细缝而形成槽状天线，其辐射波长比缝隙长度小约 4 倍。

确保导通性首先要保证垫片表面平滑、干净并经过必要处理以具有良好导电性，这些表面在接合之前必须先遮住；另外屏蔽衬垫材料对这种垫片具有持续良好的粘合性也非常重要导电衬垫的可压缩特性可以弥补垫片的任何不规则情况。

所有衬垫都有一个有效工作最小接触电阻，设计人员可以加大对衬垫的压缩力度以降低多个衬垫的接触电阻，当然这将增加密封强度，会使屏蔽罩变得更为弯曲大多数衬垫在压缩到原来厚度的 30 [%] 至 70 [%] 时效果比较好因此在建议的最小接触面范围内，两个相向凹点之间的压力应足以确保衬垫和垫片之间具有良好的导电性。

另一方面，对衬垫的压力不应大到使衬垫处于非正常压缩状态，因为此时会导致衬垫接触失效，并可能产生电磁泄漏与垫片分离的要求对于将衬垫压缩控制在制造商建议范围非常重要，这种设计需要确保垫片具有足够的硬度，以免在垫片紧固件之间产生较大弯曲在某些情况下，可能需要另外一些紧固件以防止外壳结构弯曲。

压缩性也是转动接合处的一个重要特性，如在门或插板等位置若衬垫易于压缩，那么屏蔽性能会随着门的每次转动而下降，此时衬垫需要

更高的压缩力才能达到与新衬垫相同的屏蔽性能在大多数情况下这不太可能做得到，因此需要一个长期 EMI 解决方案。

如果屏蔽罩或垫片由涂有导电层的塑料制成，则添加一个 EMI 衬垫不会产生太多问题，但是设计人员必须考虑很多衬垫在导电表面上都会有磨损，通常金属衬垫的镀层表面更易磨损随着时间增长这种磨损会降低衬垫接合处的屏蔽效率，并给后面的制造生产带来麻烦。

产品电磁干扰的实际问题

设备一般都需要进行屏蔽，这是因为结构本身存在一些槽和缝隙所需屏蔽可通过一些基本原则确定，但是理论与现实之间还是有差别例如在计算某个频率下衬垫的大小和间距时还必须考虑信号的强度，如同在一个设备中使用了多个处理器时的情形表面处理及垫片设计是保持长期屏蔽以实现 EMC 性能的关键因素。

因此我们还要从源头处降低干扰；通过屏蔽、滤波或接地将干扰产生电路进行隔离以及增强敏感电路的抗干扰能力等等。